

(19)



Europäisches Patentamt  
European Patent Office  
Office européen des brevets



(11)

**EP 1 178 322 A2**

(12)

## EUROPÄISCHE PATENTANMELDUNG

(43) Veröffentlichungstag:  
06.02.2002 Patentblatt 2002/06

(51) Int Cl.7: **G01R 31/3185**

(21) Anmeldenummer: 01000340.8

(22) Anmeldetag: 02.08.2001

(84) Benannte Vertragsstaaten:  
**AT BE CH CY DE DK ES FI FR GB GR IE IT LI LU  
MC NL PT SE TR**  
Benannte Erstreckungsstaaten:  
**AL LT LV MK RO SI**

(72) Erfinder: **Hapke, Friedrich**  
**c/o Philips Corp. Int. Property**  
**52064, Aachen (DE)**

(74) Vertreter: **Volmer, Georg, Dipl.-Ing.**  
**Philips Corporate Intellectual Property GmbH,**  
**Habsburgerallee 11**  
**52064 Aachen (DE)**

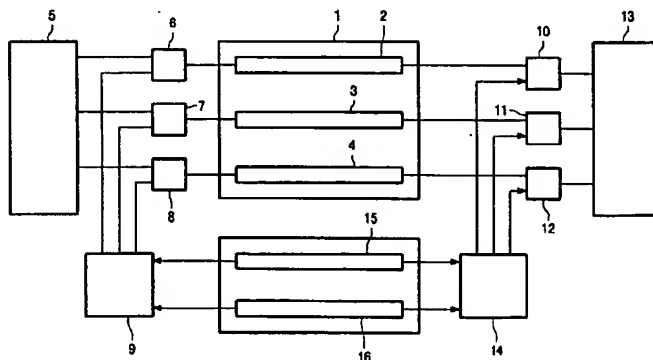
(30) Priorität: 05.08.2000 DE 10038327

(71) Anmelder:  
• **Philips Corporate Intellectual Property GmbH**  
**52064 Aachen (DE)**  
Benannte Vertragsstaaten:  
**DE**  
• **Koninklijke Philips Electronics N.V.**  
**5621 BA Eindhoven (NL)**  
Benannte Vertragsstaaten:  
**FR GB**

### (54) Integrierter Schaltkreis mit Selbsttest-Schaltung

(57) Bei einem integrierten Schaltkreis mit einer zu testenden Applikationsschaltung (1) und einer Selbsttest-Schaltung (5-16), welche zum Testen der Applikationsschaltung (1) vorgesehen ist und welche eine Anordnung (5-9) zur Erzeugung deterministischer Testmuster aufweist, die der Applikationsschaltung (1) für Testzwecke zugeführt werden, wobei die durch die Applikationsschaltung (1) in Abhängigkeit der Testmuster auftretenden Ausgangssignale mittels eines Signaturregisters (13) ausgewertet werden, ist für eine uneinge-

schränkte ON-Chip Testbarkeit des integrierten Schaltkreises und ohne zusätzliche Schaltungselemente in der Applikationsschaltung (1) für Testzwecke vorgesehen, dass die Selbsttest-Schaltung (5-16) eine Maskierungslogik (14) aufweist, welche beim Testen diejenigen Bits der Ausgangssignale der Applikationsschaltung (1) sperrt, die aufgrund des Schaltungsaufbaus der Applikationsschaltung (1) undefinierte Zustände aufweisen, und welche nur die übrigen Bits dem Signaturregister (13) zuführt.



## Beschreibung

[0001] Die Erfindung betrifft einen integrierten Schaltkreis mit einer zu testenden Applikationsschaltung und einer Selbsttest-Schaltung, welche zum Testen der Applikationsschaltung vorgesehen ist, und welche einer Anordnung zur Erzeugung deterministischer Testmuster aufweist, die der Applikationsschaltung für Testzwecke zugeführt werden, wobei die durch die Applikationsschaltung in Abhängigkeit der Testmuster auftretenden Ausgangssignale mittels eines Signaturregisters ausgewertet werden.

[0002] Beim Herstellen von integrierten Schaltungen besteht ganz allgemein der Wunsch, diese auf ihre Funktion hin zu überprüfen. Derartige Tests können durch externe Testanordnungen vorgenommen werden. Bedingt durch die sehr hohe Integrationsdichte derartiger Schaltungen, die sehr hohen Taktraten, mit denen diese Schaltungen arbeiten, und der sehr großen erforderlichen Anzahl von Testvektoren treten bei dem externen Test viele Probleme und Kosten auf. Die hohen internen Taktraten der integrierten Schaltungen stehen in einem ungünstigen Verhältnis zu den vergleichsweise sehr langsamen Input/Output-Bondpadstufen, die nach außen führen. Daher ist es wünschenswert, eine Art Selbsttest des integrierten Schaltkreises durchführen zu können. Dabei ist innerhalb des integrierten Schaltkreises eine Selbsttest-Schaltung vorgesehen, welche dazu dient, die in dem integrierten Schaltkreis ebenfalls vorgesehene Applikationsschaltung zu testen. Die Applikationsschaltung stellt diejenige Schaltung dar, die für den eigentlichen Einsatzzweck des integrierten Schaltkreises vorgesehen ist.

[0003] Als weiteres Problem treten beim Testen derartiger Schaltungen Probleme mit solchen Bauteilen innerhalb der Schaltung auf, die beim Testen ein sogenanntes "X" produzieren, d. h. ein Signal, welches nicht eindeutig auswertbar ist. Solche Signale produzieren insbesondere solche Bauteile, die ein analoges oder ein Speicherverhalten aufweisen. Z. B. RAMs, die innerhalb der Applikationsschaltung vorgesehen sind, können beliebige Ausgangssignale produzieren. Damit sind Signale, die ein derartiges RAM produziert und die durch die Schaltung propagiert werden am Ausgang der Schaltung beim Testen nicht mehr eindeutig auswertbar.

[0004] Zur Umgehung dieser Problematik ist es nach dem Stande der Technik bekannt, innerhalb der Schaltung spezielle Bauelemente vorzusehen, die beim Testen ein Umgehen derartiger Bauelemente oder ein Maskieren der Ausgänge dieser Bauelemente gestatten. Hierbei besteht der Nachteil, dass zusätzliche Bauelemente innerhalb der Schaltung vorgesehen werden müssen, was einerseits einen erhöhten Aufwand und andererseits eine spezielle Auslegung der Schaltung mit ggf. auftretenden Nachteilen zur Folge hat.

[0005] Aus der Veröffentlichung "Using BIST control for pattern generation" von Gundolf Kiefer und Hans-

Joachim Wunderlich (veröffentlicht in Proceedings International Testconference 1997) ist ein integrierter Schaltkreis mit einer zu testenden Applikationsschaltung und einer Selbsttest-Schaltung bekannt, welche deterministische Testmuster liefert. Dies wird dadurch erreicht, dass zusätzlich zu einem Testmustergenerator, bei dem es sich um ein rückgekoppeltes Schieberegister handelt und der Pseudo-Zufallsmuster liefert, eine Logik vorgesehen ist, die das Ausgangssignal dieses Testmustergenerators so verändert, dass bestimmte deterministische Testmuster entstehen. Damit kann erreicht werden, dass die Schaltung mit vorgebbaren Testmustern geprüft werden kann und nicht nur mit solchen, die quasi zufällig durch den Testmustergenerator vorgegeben werden.

[0006] Es ist Aufgabe der Erfindung, den eingangs genannten integrierten Schaltkreis dahingehend weiterzuentwickeln, dass eine Prüfung der Applikationsschaltung mit deterministischen Testmustern möglich ist, und dass gleichzeitig innerhalb der Schaltung auftretende X-Signale beim Testen das Prüfergebnis nicht stören, wobei innerhalb der Applikationsschaltung keine zusätzlichen Bauelemente vorgesehen sein sollen.

[0007] Diese Aufgabe wird erfindungsgemäß dadurch gelöst, dass in der Selbsttest-Schaltung eine Maskierungslogik vorgesehen ist, welche beim Testen diejenigen Bits der Ausgangssignale der Applikationsschaltung sperrt, die aufgrund des Schaltungsaufbaus undefinierte Zustände aufweisen, und welche nur die übrigen Bits dem Signaturregister zuführt.

[0008] Die von der Selbsttest-Schaltung generierten Testmuster sind deterministisch, d. h. es handelt sich um vorgegebene Testmuster. Diese Testmuster werden der Applikationsschaltung zugeführt, die die Testmuster bedingt durch den Aufbau der Applikationsschaltung verändert. Die dadurch beim Testen entstehenden Ausgangssignale der Applikationsschaltung werden auf das Signaturregister gekoppelt. Das Signaturregister verknüpft diese Ausgangssignale, die aus mehrere Testzyklen kommen zu einem Gesamtergebnis, welches eine Art Signatur darstellt und welches angibt, ob die Schaltung störungsfrei arbeitet.

[0009] Bei dieser Vorgehensweise entstehen jedoch dann Probleme, wenn in der Applikationsschaltung fast immer vorgesehene Bauelemente, die ein analoges oder ein Speicherverhalten aufweisen, die Ausgangssignale der Applikationsschaltung beim Testen beeinflussen. Es entstehen dann sogenannte X-Signale, die ein "Don't care-Ergebnis" liefern. Mit anderen Worten, sind mit einem derartigen X markierte Signale nicht auswertbar. Damit entstehen für derartige Signale in dem Signaturregister ebenfalls nicht auswertbare Werte. Dies ist zu vermeiden.

[0010] Erfindungsgemäß wird dies dadurch erreicht, dass eine Maskierungslogik vorgesehen ist. Die Maskierungslogik sperrt beim Testen der Schaltung alle diejenigen Bits in den Ausgangssignalen der Applikationsschaltung, die potentiell derartige X-Signale beinhalten,

also alle diejenigen Bits, die durch ein speicherndes bzw. analoges Verhalten von Bauelementen innerhalb der Applikationsschaltung beeinflusst sind. Die Maskierungslogik lässt nur die übrigen von derartigen Bauelementen nicht beeinflussten Bits an das Signaturregister durch.

[0011] Damit ist sichergestellt, dass diejenigen Bits, die das Signaturregister beim Testen erreichen, durchweg auswertbar sind. Dies wiederum bedeutet, dass das Signaturergebnis, das in dem Signaturregister nach dem Durchlauf mehrerer Testzyklen steht, vollständig auswertbar ist, und ein sicheres Testergebnis liefert.

[0012] Ein wesentlicher Vorteil des erfindungsgemäßen integrierten Schaltkreises mit Selbsttest-Schaltung besteht darin, dass die Applikationsschaltung für die Testvorgänge nicht modifiziert werden muss, d. h. sie kann so aufgebaut werden, wie es für die Anwendung der Applikationsschaltung optimal ist. Die Selbsttest-Schaltung beeinflusst die normale Arbeitsweise der Applikationsschaltung in ihrer Anwendung in keiner Weise.

[0013] Weiterhin gestattet es die erfindungsgemäße Selbsttest-Schaltung, einen Test der Applikationsschaltung auf dem Chip vorzunehmen, so dass relativ langsame Bondpadverbindungen das Testen nicht stören und der Betrieb der Applikationsschaltung mit maximalen Taktraten vorgenommen werden kann.

[0014] Gemäß einer Ausgestaltung der Erfindung nach Anspruch 2 kann der vorgesehene Testmuster-Zähler vorteilhaft dazu eingesetzt werden, der Maskierungslogik ein Signal zu liefern, aus welchem dieser bekannt ist, welches Testmuster innerhalb mehrerer Testdurchläufe gerade die Applikationsschaltung passiert, so dass die Maskierungslogik entsprechend die für diesen Durchlauf von speichernden oder analogen Bauelementen beeinflusste Bits in dem Ausgangssignal der Applikationsschaltung beim Testen sperren kann.

[0015] Ein gemäß einer weiteren Ausgestaltung der Erfindung nach Anspruch 3 vorgesehener Schiebezyklus-Zähler signalisiert der Maskierungslogik den Stand von in der Applikationsschaltung vorgesehenen Schieberegistern. Damit ist bekannt, welche Bits der Schieberegister durch die Maskierungslogik gesperrt werden sollen, und welche nicht.

[0016] Nachfolgend wird anhand der einzigen Figur der Zeichnung ein Ausführungsbeispiel der Erfindung näher erläutert.

[0017] Die Figur zeigt in einem schematischen Blockschaltbild einen integrierten Schaltkreis, welcher eine Applikationsschaltung 1 aufweist. Bei dieser Applikationsschaltung handelt es sich um diejenige Schaltung, welche für den Einsatz des integrierten Schaltkreises konzipiert ist.

[0018] Es besteht der Wunsch, die Applikationsschaltung 1 nach der Fertigung des integrierten Schaltkreises auf einwandfreie Funktion hin zu testen. Dazu ist auf dem integrierten Schaltkreis eine Selbsttest-Schaltung vorgesehen, welche aus den Schaltungselementen 5 bis 16 gemäß der Figur besteht.

[0019] In dem erfindungsgemäßen integrierten Schaltkreis ist diese Selbsttest-Schaltung so ausgelegt, dass sie vollständig außerhalb der Applikationsschaltung 1 aufgebaut ist; und damit deren Verhalten in dem normalen Betrieb nicht beeinflusst.

[0020] In dem Ausführungsbeispiel gemäß der Figur wird davon ausgegangen, dass die Applikationsschaltung 1 drei Schaltungsketten 2, 3 und 4 aufweist, bei denen es sich um Schieberegister handelt. Es können auch mehr Schieberegister vorgesehen sein.

[0021] Innerhalb der Selbsttest-Schaltung ist eine lineare rückgekoppelte Schiebeegister 5 vorgesehen, welches eine Pseudo-Zufallsfolge von Testmustern liefert. Da das Schieberegister 5 rückgekoppelt ist und nur endliche Länge hat, ist diese Testmusterfolge nicht wirklich zufällig, sie weist ein nach bestimmten Abständen sich wiederholendes Muster auf. Jedoch hat diese Testmusterfolge den Nachteil, dass sie nicht wirklich solche Testmuster gezielt enthält, die für das Testen der Applikationsschaltung 1 optimal sind.

[0022] Daher ist eine Bitmodifikationsschaltung 9 vorgesehen, welche über Verknüpfungslogiken 6, 7 und 8 die Ausgangssignale des linearen rückgekoppelten Schieberegisters 5 so verändert, dass an den Ausgängen der Verknüpfungslogiken 6, 7 und 8 und damit an den Eingängen der Applikationsschaltung 1 bzw. deren Schaltungsketten 2, 3 bzw. 4 Testmuster entstehen, die eine vorgebbare und deterministische Struktur haben. Dies wird dadurch erreicht, dass die Bitmodifikationsschaltung 9 mittels der Verknüpfungslogiken 6, 7 und 8 einzelne Bits der von dem linearen rückgekoppelten Schieberegister 5 gelieferten Testmuster so modifiziert, dass gewünschte, deterministische Testmuster entstehen.

[0023] Diese werden in dem Ausführungsbeispiel gemäß der Figur die in Schaltungsketten 2, 3 und 4 innerhalb der Applikationsschaltung 1 zugeführt.

[0024] Aufgrund dieser Testmuster liefern die Schaltungsketten 2, 3 und 4 innerhalb der Applikationsschaltung 1 Ausgangssignale, welche über Oder-Gatter 10, 11 und 12 auf ein Signaturregister 13 gelangen.

[0025] Das Signaturregister 13 ist so ausgelegt, dass es über mehrere Testzyklen, die jeweils ein Testmuster enthalten, hinweg eine Verknüpfung der Testergebnisse vornimmt und nach dem Testdurchlauf eine sogenannte Signatur liefert, welche bei störungsfreier Arbeitsweise der Applikationsschaltung 1 einen bestimmten vorgegebenen Wert aufweisen muss.

[0026] Hierbei besteht jedoch das Problem, dass in der Applikationsschaltung 1 bzw. innerhalb deren Schaltungsketten 2, 3 und/oder 4 Schaltungselemente vorgesehen sein können (und meist auch tatsächlich sind), welche ein analoges oder ein Speicherverhalten aufweisen. Derartige Schaltungselemente liefern kein eindeutiges Ausgangssignal, d. h. sie liefern in Abhängigkeit des ihnen zugeführten Eingangssignals kein deterministisches Ausgangssignal. Vielmehr ist ihr Ausgangssignal zufällig. Es ist klar, dass derartige Signale

das Testergebnis nicht nur stören, sondern bestimmte Bits innerhalb des Testergebnisses unbrauchbar machen.

[0027] Um dennoch mittels eines möglichst einfachen Aufbaus einen Test der Applikationsschaltung 1 auch mit derartigen Bauelementen vornehmen zu können, ist in der erfindungsgemäßen Schaltung eine Maskierungslogik 14 vorgesehen, welche Steuersignale an die Oder-Gatter 10, 11 und 12 liefert. Mittels dieser Signale steuert die Maskierungslogik 14 die Oder-Gatter 10, 11 und 12 so, dass nur diejenigen Bits beim Testen an das Signaturregister 13 gelangen, die nicht von Bauelementen mit speicherndem oder analogem Verhalten beeinflusst sind.

[0028] Im Ergebnis gelangen damit nur solche Bits an das Signaturregister (13), die eindeutig auswertbar sind und ein eindeutiges Ergebnis liefern. Somit kann auch dann, wenn die Applikationsschaltung (1) Bauelemente mit speicherndem oder analogem Verhalten aufweist, am Ende des Testens in dem Signaturregister (13) eine eindeutige Signatur generiert werden, welche fehlerfrei ein Testergebnis angibt.

[0029] Um der Maskierungslogik 14 mitzuteilen, in welchem Fortschritt sich der Testvorgang befindet, ist ein Testmuster-Zähler 15 vorgesehen, welcher ein entsprechendes Signal an die Maskierungslogik 14 und die Bitmodifikationsschaltung 9 liefert.

[0030] Die Maskierungslogik 14 ist so programmiert bzw. schaltungstechnisch ausgelegt, dass ihr anhand der Zahl des laufenden Testmusters, die der Testmuster-Zähler liefert, bekannt ist, welche Bits in den Ausgangssignalen der Schaltungsketten 2, 3 und 4 der Applikationsschaltung 1 auswertbar sind und an das Signaturregister 13 weitergegeben werden können bzw. welche Bits mittels der Oder-Gatter 10, 11 und 12 zu sperren sind.

[0031] Es ist ferner ein Schiebezyklus-Zähler 16 vorgesehen, dessen Ausgangssignal wiederum an die Bitmodifikationsschaltung 9 und die Maskierungslogik 14 gelangt.

[0032] Der Schiebezyklus-Zähler 16 liefert ein Signal, welches der Maskierungslogik 14 den Stand der Schieberegister 2,3 und 4 angibt. Durch den Stand des Zählers 16 ist der Maskierungslogik bekannt, welche Positionen der Schieberegister 2,3 und 4 maskiert werden sollen.

[0033] Insgesamt wird durch die erfindungsgemäße Selbsttest-Schaltung ein Testen der Applikationsschaltung 1 auf dem Chip möglich, ohne dass hierbei irgendwelche Einschränkungen bestehen. Es ist keine Modifikation der Applikationsschaltung 1 erforderlich, so dass diese für ihren eigentlichen Betrieb optimal ausgelegt werden kann. Auch ist ein Testen mit vollen Taktraten möglich, da die langsamen, externen Bondverbindungen beim Testen nicht eingesetzt werden müssen. Alle Tekvorgänge sind auch für solche Applikationsschaltungen uneingeschränkt möglich, die Bauelemente mit speicherndem oder analogem Verhalten aufwei-

sen.

## Patentansprüche

1. Integrierter Schaltkreis mit einer zu testenden Applikationsschaltung (1) und einer Selbsttest-Schaltung (5-16), welche zum Testen der Applikationsschaltung (1) vorgesehen ist und welche eine Anordnung (5-9) zur Erzeugung deterministischer Testmuster aufweist, die der Applikationsschaltung (1) für Testzwecke zugeführt werden, wobei die durch die Applikationsschaltung (1) in Abhängigkeit der Testmuster auftretenden Ausgangssignale mittels eines Signaturregisters (13) ausgewertet werden,  
**dadurch gekennzeichnet,**  
**dass** in der Selbsttest-Schaltung (5-16) eine Maskierungslogik (14) vorgesehen ist, welche beim Testen diejenigen Bits der Ausgangssignale der Applikationsschaltung (1) sperrt, die aufgrund des Schaltungsaufbaus der Applikationsschaltung (1) undefinierte Zustände aufweisen, und welche nur die übrigen Bits dem Signaturregister (13) zuführt.
2. Integrierter Schaltkreis nach Anspruch 1,  
**dadurch gekennzeichnet,**  
**dass** der Maskierungslogik (13) ein Testmuster-Zähler (15) zugeordnet ist, welcher der Maskierungslogik (13) ein Signal liefert, das dieser in einem Test laufend eine Kennnummer des aktiven Testmusters übermittelt.
3. Integrierter Schaltkreis nach Anspruch 1,  
**dadurch gekennzeichnet,**  
**dass** der Maskierungslogik (13) ein Schiebezyklus-Zähler (16) vorgesehen ist, welcher der Maskierungslogik (13) ein Signal liefert, welches den Schiebezustand von in der Applikationsschaltung (1) vorgesehenen Schieberegistern (2,3,4) angibt.
4. Integrierter Schaltkreis nach Anspruch 1,  
**dadurch gekennzeichnet,**  
**dass** in der Selbsttest-Schaltung (5-16) ein lineares, rückgekoppeltes Schieberegister (5) vorgesehen ist, welches Pseudo-Zufallstestmuster generiert, welche mittels einer Bitmodifikationsschaltung (9) in vorgebbare, deterministische Testmuster umgewandelt werden.
5. Integrierter Schaltkreis nach Anspruch 1,  
**dadurch gekennzeichnet,**  
**dass** die Maskierungslogik (14) diejenigen Bits der Ausgangssignale der Applikationsschaltung (1) sperrt, die von solchen Schaltungselementen der Applikationsschaltung (1) beeinflusst sind, welche ein analoges Verhalten und/oder ein Speicherverhalten aufweisen.

